

台灣 IC 設計產業生產效率評估/三階段 DEA 法之應用

THE EFFICIENCY OF INTEGRATED CIRCUIT DESIGN INDUSTRY IN TAIWAN AREA MEASURED BY THREE-STAGE DEA APPROACH

許鎰響

嶺東科技大學企業管理系助理教授

Liu-Hsiang Hsu

Assistant professor, Department of Business Administration

Ling Tung University

摘要

高科技產業經營環境瞬息萬變，台灣 IC 產業的發展，在世界前 100 大半導體公司的排名競爭力成為矚目的焦點。如何保持 IC 產業既有的競爭優勢，並繼而能在目前全球不景氣中開創新局，生產效率仍然是此產業永續發展的動力及保證，促使研究者想探討臺灣 IC 設計廠商生產效率之構思。

本文使用台灣經濟新報（TEJ）資料庫，完整蒐集 2001-2006 年台灣地區 75 家 IC 設計廠商的縱橫資料（panel data），並採用 Fried, Lovell, Schmidt and Yaisawarng（2002）所提出的三階段資料包絡分析法（Data Envelopment Analysis，DEA）來估計生產效率，以期能對台灣地區 IC 設計廠商之生產效率進行更準確之評估。同時比較 IC 設計廠商在調整外生環境變數及隨機干擾因素影響前後所估算之生產效率的差異。

實證分析結果如下：

- 一、台灣地區 75 家樣本 IC 設計廠商 2001-2006 年之平均生產效率值為 0.9106，其無效率來源，來自於變動規模報酬之純技術無效率為 0.0252（=1-0.9748），及來自規模無效率為 0.0657（=1-0.9343）。第一階段 DEA 所估算出之生產效率值，

顯示變動規模報酬之純技術無效率是造成生產無效率的主要來源。

- 二、因第一階段之無效率值為 0.2768 (1-0.7232) 包含環境因素與隨機干擾二個部分，本文於第二階段，將 L、K、M 及 RD 等變數之投入差額 (input slacks) 做為應變數，設廠年齡、設廠年齡平方項、使用權利金及使用專利件數等外生環境變數做為自變數，進行調整。
- 三、第一階段 DEA 與第三階段 DEA 所估算之 75 家樣本 IC 設計廠商的平均生產效率值分別為 0.7232 及 0.9106，實證結果顯示，環境因素及隨機干擾因素對於效率評估確有影響，且影響很大。

關鍵字：IC 設計廠商、資料包絡分析法、生產效率

ABSTRACT

Hi-tech industries are highly competitive and are always changing. The development of Taiwan's IC industry has received a lot of attention in terms of its competitive position among the top 100 semiconductor companies in the world. To remain competitive in the IC industry and keep developing given the worldwide poor economic conditions, Taiwan needs to keep improving its production efficiency. Thus, in this study the researcher attempts to explore the issue of production efficiency of Taiwan's IC design industry.

This study used the database from Taiwan Economic Journal (TEJ) and obtained the panel data of 75 Taiwanese IC design companies between 2001 and 2006. The Three-stage DEA (Data Envelopment Analysis) approach by Fried et al. (2002) was also employed to estimate IC design companies' production efficiency. The model takes into account the influences the exogenous variables and statistical interferences may have on the variables and hence should be able to provide a more accurate assessment of the production efficiency of the IC design companies examined in this study. The researcher also compared the differences in production efficiency before and after making the adjustment to the exogenous variables and statistical interferences.

The results of the empirical analyses are as follows:

1. The mean production efficiency of Taiwan's 75 sampled IC design companies between 2001 and 2006 is 0.9106. The sources of production inefficiency include the pure technical inefficiency of variable return to scale (VRS) equal to 0.0252 (1-0.9748) and scale inefficiency equal to 0.0657 (1-0.9343). The DEA values from the first stage

indicate that the pure technical inefficiency of variable return to scale (VRS) is the major source of production inefficiency.

2. At the first stage, the inefficiency of 0.2768 (1-0.7232) contains the environmental effect and statistical noise. Thus, an adjustment has been made at the second stage, in which the dependent variables are the input slacks of L, K, M, and RD while the independent variables are exogenous variables, the establishing age, the establishing age square, the premium, and the number of patents.
3. As the DEA values from the first stage and the third stage indicate, the mean production efficiency of Taiwan's 75 sampled IC design companies is 0.7232 and 0.9106 respectively. Empirical analyses show exogenous variables and statistical interferences have significant impact on the assessment of efficiency.

Keywords: Integrated Circuit Design Companies, Data Envelopment Analysis, Production Efficiency.

壹、緒論

台灣的 IC (Integrated Circuit, 中文稱之為積體電路) 產業發展至今, 不但擁有十多家 IC 晶圓製造廠, 也帶動了 IC 設計、封裝、測試等產業之不斷成長, 而相關產業如晶圓材料、設備、化學品、光罩等也趁勢興起, 使得近年來台灣已成為全球第四大 IC 產業大國 (劉俊榮, 2003)。IC 產業又可區分為晶圓製造產業、晶片製造產業、電路設計產業、週邊產業、光罩製作產業、封裝產業及測試服務產業等 7 項細分類產業。

台灣 IC 產業的傑出表現, 不但晶圓製造業、IC 封裝業產值全球排名第一, IC 設計業也僅次於美國, 居世界第二 (黃俊勳, 2005), 而自從經濟部在 2002 年揭櫫「兩兆雙星」產業發展構想, IC 產業在台灣產業的領導地位不但更為確立, 也吸引不少人才的關注。事實上, 過去十幾年來, 台灣 IC 產業從 IC 設計、晶圓製造到封裝、測試, 已經成功建立起分工細密的產業鏈關係, 更是台灣 IC 產業持續成長的動力。

根據工研院 IEK (Industrial Economics & Knowledge Center, 稱之為產業經濟與

資訊服務中心)統計,2006年台灣整體IC產業之產值(含設計、製造、封裝、測試)為新台幣13,933億元,較2005年成長24.6%。其中設計業產值為新台幣3,234億元,較2005年成長13.5%;製造業為新台幣7,667億元,較2005年成長30.5%;封裝業為新台幣2,108億元,較2005年成長18.4%;測試業為新台幣924億元,較2005年成長36.9%(彭茂榮,2007)。

台灣IC產業之廠商數目也逐年增加中,若以設計、製造、封裝及測試業為主,根據經濟部工業局統計資料顯示,至2006年共有257家廠商,其中設計業162家、製造業12家、封裝業47家及測試業36家。除此之外,台灣在晶圓材料、化學品、光罩、基板、導線架等週邊產業之廠商也相當多。整體而言,台灣之IC產業具有上下游產業鏈完整、專業分工配合度高、產業群聚效果顯著以及週邊支援產業完善等優勢(彭茂榮,2005)。

IC設計產業,稱為無晶圓廠(fabless)的IC設計廠商,專門從事IC產品的設計、開發,台灣IC設計產業可區分為記憶體IC、資訊系統IC、消費性IC及網路與通訊用IC四大類(陳永興,2004)。自1990年以來,台灣IC設計產業便開始起飛,過去台灣IC設計產業以資訊應用產品為主,並以製造和生產能力聞名全球,而國外大廠頻頻委託台灣廠商製造主機板、繪圖卡及顯示器等產品數量逐年提升,也開啓了台灣內需市場大門,並因此奠定台灣IC設計產業之穩定根基(王岫晨,2006)。根據工研院IEK的統計資料顯示,台灣的IC設計業產值也由2002年的1,478億新台幣推展到2006年的3,234億新台幣,成長2.18倍。

另根據工研院IEK統計,2006年台灣的前十大IC設計廠商之產品平均毛利率為35.6%,與世界級科技大廠相較毫不遜色(李佩榮,2007),其實台灣的IC設計廠商,早已達到世界級的水準。儘管如此,在這個競爭激烈的環境中,企業的經營勢必遭遇相當多的挑戰,其中一項重要的因素便是管理者是否能夠了解該企業經營的績效如何,對於企業經營的生命週期,若能藉由適當的績效評估指標加以衡量,則管理者將能了解企業對於資源運用的效率及效能如何,並經由評估結果作為下一階段決策的改進參考,進而指引企業未來資源的運用方向,因此有效的企業經營績效評估,必有助於管理階層做出更有效的管理決策。

爰此,本文蒐集台灣經濟新報(TEJ)2001-2006年台灣地區75家IC設計廠商之縱橫資料(panel data),利用Fried, Lovell, Schmidt and Yaisawarng(2002)所提出之三階段資料包絡分析法(Data Envelopment Analysis, DEA)來衡量生產效率值。全文共分六節,第二節為文獻回顧,第三節將簡介分析用之研究方法,第四節為資

料與變數說明，第五節則詳述實證結果，末節為結論。

貳、文獻回顧

自 Farrell (1957) 以後，學界發展出許多有關「生產邊界」的估算方法，大致可以分為「有參數－計量方法」(parametric-econometric approach) 與「無參數－線性規劃方法」(nonparametric-linear programming approach) 兩種類別。

一般而言，一個決策單位 (Decision Making Unit, DMU) 的經營管理績效，會同時受到可控制與不可控制兩種因素的影響。可控制因素與生產過程中的投入/產出有關；不可控制因素 (外部因素) 常與該 DMU 所處之經營環境有關，包括市場結構、區域特性與廠商規模大小等 (Fried, Schmidt, & Yaisawarng, 1999)。資料包絡分析法 (DEA) 屬「無參數－線性規劃方法」，無法探討諸如戰爭、天災、氣候和運氣等環境因素及隨機干擾因素對效率水準的影響。因此，DEA 法應用在評估不受環境差異影響之廠商或公司內決策單位 (DMU) 的效率，是一簡便而較為正確的效率分析工具。然而，在實際經營環境下，經營績效不佳的公司未必是管理無效率所導致，有可能是不可控制的環境因素，如天災、運氣和經濟因素等之影響。因此，DEA 法所估算出的無效率值，可能包含真正的管理無效率 (managerial inefficiency)、環境因素 (environmental effect) 與隨機干擾 (statistical noise)，應在模型中考慮如何排除後二者，才能獲得較為精確的估計結果，以致發展出不同的 DEA 調整法。

一、應用一階段 DEA 法估計廠商效率之文獻回顧

Banker and Morey (1986a, 1986b) 首先提出一階段 DEA 法，在此法中，直接將所有相關的外生環境變數與投入/產出變數一併納入 DEA 線性規劃模型中估算廠商之效率值，主要是為了要控制外生環境變數於模型中。

Banker and Morey (1986a, 1986b) 所提出的一階段 DEA 法，其考慮的外生環境變數有兩種：一種是某種範疇 (categorical) 的環境變數，例如，將經營方式分為公營或民營；一種是非任意 (non-discretionary) 的環境變數，例如，準投入量或產出量的大小等，由於契約的限定而受到限制。

應用一階段 DEA 法估計廠商效率可能會有下列問題：由於一階段 DEA 法把相

關的外生環境變數直接納入線性規劃模型中加以處理，因此，必須事先知道每個變數的影響作用，如果歸類方式判斷錯誤，則估算的結果會完全相反。其次效率單位（效率值=1）之個數會隨著外生環境變數的增加而增加（Pastor, 2002；Fried et al., 2002）。最後對於以上兩種類別的外生環境變數來說，由於兩者採用的模型皆是完全確定性（purely deterministic）之模型，因此，無法把影響廠商經營績效的隨機干擾（statistical noise）因素併入模型中考慮。

採用一階段 DEA 法的相關文獻尚有 Golany and Roll（1993）、Ray（1988）等。

二、應用二階段 DEA 法估計廠商效率之文獻回顧

二階段 DEA 法最先由 Timmer（1971）提出。在此法中，第一階段使用傳統 DEA 法估算出各廠商之效率值後；在第二階段以外生環境變數為自變數（independent variables），並以第一階段所估算出的效率值為應變數（dependent variables），利用迴歸模型分析不可控制之外生環境變數對於效率值的影響方向。在第二階段採用的迴歸模型，各個文獻也不大一致，有的文獻應用 Tobit 迴歸模型（Chakraborty, Biswas, & Lewis, 2001；McCarty & Yaisawarng, 1993；Ruggiero & Vitaliano, 1999）為之；有的文獻採用非線性對數（non-linear logistic）迴歸模型或普通最小平方法（OLS）等為之（Fried et al., 1999；Pastor, 2002）。

應用二階段 DEA 法估計廠商效率，當變數增加時，並不會增加效率單位（效率值=1）的個數，且不需事先知道外生環境變數對效率值的影響方向。但應用二階段 DEA 法有下列缺點：既然有相關的外生環境變數，為何不在第一階段就納入線性規劃模型中估計效率值。此外，在第二階段並未考慮差額變數（slack variables）的影響，且其參數估計可能會產生誤差，而使外生環境變數對效率值的影響產生偏差（Fried et al., 1999）。

應用二階段 DEA 法的文獻也不少，例如，黃筱潔（2004）利用二階段 DEA 法研究分析 32 家台灣半導體製造廠商生產效率。Chirwa（2001）利用二階段 DEA 法研究分析 1970-1997 年 Malawi 的 15 家公民營製造業廠商之技術效率，在 1984-1991 年為推動民營化時期，此篇文獻主要在比較民營化前後製造業廠商之技術效率的差異。Sun, Hone, and Doucouliagos（1999）亦採用二階段 DEA 法分析中國大陸 28 種製造業之技術效率，作者估計每種產業的平均技術效率，並且比較各種產業 29 個省份之間的效率差異。

三、應用三階段 DEA 法估計廠商效率之文獻回顧

(一) Fried and Lovell (1996) 之三階段 DEA 法

Fried and Lovell (1996) 之三階段 DEA 法與本文所採用的三階段 DEA 法相似，同樣有三個階段，差別在於第二階段所考慮的影響因素不同。第一階段僅考慮投入/產出變數於傳統 DEA 模型中，估算廠商 (DMU) 之相對效率值。第二階段以類似 SFA 迴歸模型分析第一階段之投入差額值 (input slacks) 與外生環境變數的關係，進而調整投入項；此階段的目的是在於去除影響投入差額值之環境因素；當這些處於較有利之環境條件下的廠商，經過調整投入項之後，其效率值會增加。第三階段將調整後的投入項與原來的產出項代入傳統 DEA 模型中，重新估算廠商 (DMU) 之相對效率值。

此方法有下列的優點：當變數增加時，並不會增加效率單位 (效率值=1) 的個數，且不需事先知道外生環境變數的影響方向；其次已考慮隨機性於 DEA 模型中。此方法的缺點則是計算相當費時 (Pastor, 2002)，且在第二階段並未考慮隨機干擾 (statistical noise) 對投入差額值的影響。

Pastor (2002) 利用 Fried and Lovell (1996) 三階段 DEA 法估算 1988-1994 年歐洲各國 (包括法國、德國、義大利和西班牙) 銀行之效率值。同時比較二階段與三階段 DEA 法之差異。研究結果顯示：1988-1994 年歐洲各國銀行之第三階段效率值均比第一階段效率值高。

雖然 Fried and Lovell (1996) 已針對一階段與二階段 DEA 法的問題作了一些修正，但是，Fried and Lovell (1996) 僅考慮外生環境變數對技術無效率的影響，並未考慮隨機干擾 (statistical noise) 對技術無效率的影響，因此，最後所估算出來之效率值仍有隨機干擾的影響。為了修正此一缺點，本文決定採用 Fried et al. (2002) 所提出的三階段 DEA 法，在此法中，已完整考慮環境因素 (environmental effect) 與隨機干擾 (statistical noise) 對廠商效率值的影響，因此，所估算出之廠商效率值將更為精確。

(二) Fried et al. (2002) 之三階段 DEA 法

Fried et al. (2002) 所提出的三階段 DEA 法中，第一階段先使用傳統 DEA 法估算各廠商之效率值，並求出各廠商之投入變數之差額值 (slacks)。第二階段利用類似 SFA 迴歸模型分析環境因素與隨機干擾 (statistical noise) 對投入變數之差額變數 (slack variables) 的影響，再藉以調整投入變數之資料值；此階段的目的是在於將影

響投入差額值的環境因素與隨機干擾去除。第三階段使用調整後之投入變數資料值，再利用傳統 DEA 法重新估算廠商的相對效率值，此時所得到的效率值，才能真正顯示廠商之管理效率。一般而言，投入差額（input slack）係由管理無效率、環境因素及隨機干擾（statistical noise）三部份所造成。

Lee（2008）採用 Fried et al.（2002）之三階段 DEA 法，研究分析 2001 年全球 89 家大型林業及紙業公司之相對效率值。實證結果顯示，外生環境變數（如各國匯率）的不同及其它隨機干擾因素，對於效率評估確有影響，但影響不大，因此對於公司產出項調整前後所估算的相對效率值，並無多大變化。林業與紙業公司的生產無效率來源，主要來自於純技術無效率，而非規模無效率，因此，對於資本密集的產業如林業與紙業而言，效率的改善應著重於技術效率的改善。

黃台心與陳盈秀（2005）採用 Fried et al.（2002）之三階段 DEA 法，分析台灣地區 49 家本國銀行的經營效率。實證結果顯示，調整經營環境與運氣前後，全體樣本銀行除配置效率沒有受到太大影響外，純技術效率與規模效率均發生大幅度的改變，進而導致生產效率也產生相當幅度變化。生產無效率原因，主要來自於生產規模選擇不當，並非如未經調整前所顯示的來自純技術無效率。顯示評估銀行業經營績效時，調整經營環境與運氣有其必要性。

童怡璇（2004）採用 Fried et al.（2002）之三階段 DEA 法，研究分析 1992-1995 年以及 1997-2000 年台灣地區 3,175 家電子業廠商之技術效率。第一階段 DEA 實證結果顯示，整體電子業廠商各年的平均技術效率介於 0.568~0.771 之間；每年的純技術效率皆小於規模效率，表示生產無效率的來源，主要來自於純技術無效率。第三階段 DEA 實證結果顯示，各年的整體電子業廠商之平均技術效率值介於 0.904~0.964 之間；純技術效率介於 0.992~1 之間；廠商的生產無效率主要是規模無效率所造成的。

郭峻韶（2003）採用 Fried et al.（2002）之三階段 DEA 法，研究分析台灣地區 29 所公立大學與 24 所私立大學的效率值。實證結果顯示，私立大學的技術效率值明顯高於公立大學；大部分年度的純技術效率與規模效率，私立大學的平均效率值高於公立大學。

四、應用 DEA 法估計 IC 產業效率之文獻回顧

Kozmetsky and Yue（1998）以 DEA 法分析全球半導體廠商之經營效率，實證結果顯示：台灣、美、日與南韓在全球半導體廠商中成爲主要競爭對手；此篇文獻中，台灣的半導體廠商是以台積電、聯電兩家廠商爲代表，這兩家廠商的平均技術效率

值，從 1993 年的 0.78 進步到 1994 年的 0.96，表示台灣的半導體廠商之經營效率有顯著的進步。

陳慧滢（2000）以 DEA 法研究分析 1988-1997 年新竹科學園區內之主要高科技產業（包含電腦及週邊、積體電路、光電、通訊、生物科技及精密機械等六大產業）之相對效率、純技術效率及規模效率。實證結果顯示：只有電腦及週邊產業之相對效率較佳，造成此現象的原因，可能是由於電腦及週邊產業較其它產業發展得較早且成熟所致。而近年來電腦及週邊產業已不似以往快速成長，反被積體電路產業取而代之，其投資金額龐大，所估計出來的規模效率達 0.94，因此，造成相對無效率的來源，主要來自於純技術無效率，而非規模無效率。

楊永列（2000）以 DEA 與 SFA 法來研究分析 1993-1998 年新竹科學園區內廠商與產業之效率及生產力變動，並對這兩種研究方進行比較。此篇文獻所採用的 DEA 法是為二階段的估計方法，以產出導向的 DEA 模型計算廠商之生產效率，並在第二階段中利用迴歸分析影響效率因子。利用 DEA 與 SFA 法實證結果皆顯示，電腦及週邊、積體電路、生物科技及精密機械產業的廠商效率較高，光電及通訊產業的廠商效率較低。

黃金成（2001）以 DEA 法研究分析 1991-1999 年新竹科學園區內六大產業（包含電腦及週邊、積體電路、光電、通訊、生物科技及精密機械等等）之整體技術效率、純技術效率及規模效率。實證結果顯示，純技術效率以積體電路、電腦及週邊、生物科技等產業表現較佳；規模效率以積體電路、電腦及週邊、通訊和光電等產業表現較佳；整體技術效率則以積體電路、電腦及週邊產業表現較佳。

李坤興（2003）以 DEA 法研究分析 1999-2001 年台灣地區 18 家主機板廠商之成本效率，並進行連續多期成本效率分析。研究結果顯示，全體廠商在 2001 年之平均成本效率值為 0.722，代表有 27.8% 的成本浪費；其中 12 家廠商處於規模報酬遞增階段，由此可見，廠商除了提昇製造能力，以提高效率外，透過產業內之整合，以達最適經濟規模，更值得重視。

參、研究方法：三階段 DEA 模型介紹

一、第一階段 DEA 模型

在固定規模報酬(Constant Return to Scale, CRS)假設下,受評估之 DMU(Decision Making Unit, 決策單位)的投入導向技術效率值 (TE_i^{CRS}) 可用下列的線性規劃型式表示:

$$TE_i^{CRS} = \underset{\theta, \lambda}{\text{Min}} \quad \theta \quad (1)$$

$$\begin{aligned} Y\lambda &\geq y_i \\ \text{s. t.} \quad X\lambda &\leq \theta x_i \\ \lambda &\geq 0 \end{aligned}$$

其中投入向量 $X \in \mathfrak{R}_+^N$, 產出向量 $Y \in \mathfrak{R}_+^M$, $Y\lambda \geq y_i$ 表示受評估 DMU 之產出 y_i 會小於或等於效率最佳 DMU 的加權產出組合 $Y\lambda$; 受評估 DMU 之投入 θx_i 必定大於或等於效率最佳 DMU 的加權投入組合 $X\lambda$ 。 θ 為第 k 家 DMU 在固定規模報酬下投入導向技術效率值 (TE_i^{CRS}), 其值介於 0 與 1 之間。若 $TE_i^{CRS} = 1$ 代表 DMU 位於生產邊界上, 已達最佳技術效率; TE_i^{CRS} 越接近 0, 表示此 DMU 越缺乏技術效率。當 $\theta_k^* = 0.9$ 表示所有 DMU 之效率組合, 只要用第 k 家的 90% 投入, 即可得到至少與它同樣的產出。

若在(1)式中, 再加上 $N'\lambda = 1$ (即 $\sum_{k=1}^K \lambda_k = 1$) 之限制後, 則變動規模報酬(Variable Return to Scale, VRS) 下投入導向純技術效率值 TE_i^{VRS} , 可由底下線性規劃型式求得:

$$TE_i^{VRS} = \underset{\theta, \lambda}{\text{Min}} \quad \theta \quad (2)$$

$$\begin{aligned} Y\lambda &\geq y_i \\ X\lambda &\leq \theta x_i \\ \text{s. t.} \quad N'\lambda &= 1 \\ \lambda &\geq 0 \end{aligned}$$

投入導向的技術效率值 (TE_i^{CRS}) 可為投入導向純技術效率值 (TE_i^{VRS}) 和投入導向規模效率值 (TE_i^{SCALE}) 二者之乘積, 三者間之關係可用下式表示:

$$TE_i^{CRS} = TE_i^{VRS} * TE_i^{SCALE}$$

由上式可求得:

$$TE_i^{SCALE} = \frac{TE_i^{CRS}}{TE_i^{VRS}} \quad (3)$$

上述所估算的 TE_i^{CRS} 、 TE_i^{VRS} 、 TE_i^{SCALE} 值皆介於 0 與 1 之間，當等於 1 時即處於最適效率水準；若小於 1，差距的部分即為無效率水準。其中 TE_i^{SCALE} 小於 1 時，並無法指出該規模無效率是由於遞增或遞減規模報酬所引起，針對此點，Fare, Grosskopf, and Lovel (1985) 指出，只要加入非遞增規模報酬 (Non-Increasing Returns to Scale, NIRS) 條件即可，亦即將(2)式之限制條件中 $N1'\lambda = 1$ 改為 $N1'\lambda \leq 1$ ，重新求解底下線性規劃問題：

$$TE_i^{NIRS} = \underset{\theta, \lambda}{Min} \quad \theta \quad (4)$$

$$\begin{aligned} & Y\lambda \geq y_i \\ & X\lambda \leq \theta x_i \\ s.t. & N1'\lambda \leq 1 \\ & \lambda \geq 0 \end{aligned}$$

由上式即可求出每一 DMU 非遞增規模報酬之技術效率值(以 TE_i^{NIRS} 表示)，再將每一 DMU 之 TE_i^{NIRS} 與 TE_i^{VRS} 做比較，即可得知該 DMU 位處於何種規模報酬。判斷方式如下：

$TE_i^{CRS} = TE_i^{VRS}$ 為固定規模報酬 (Constant Return to Scale, CRS)

$TE_i^{NIRS} = TE_i^{VRS}$ 為遞減規模報酬 (Decreasing Return to Scale, DRS)

$TE_i^{NIRS} \neq TE_i^{VRS}$ 為遞增規模報酬 (Increasing Return to Scale, IRS)

二、第二階段建構類似 SFA 模型

(一) 投入導向之差額變數 (Slack Variable) 資料值的建立

由第一階段之 DEA 模型及各投入變數之資料值，即可建立各投入變數之差額變數 (slack variables) 的資料值。令第 k 家廠商第 n 個投入變數之值，以 x_{nk} 表之，則其投入差額可用下式表示之：

$$s_{nk} = x_{nk} - X_n \lambda \geq 0 \quad n=1, 2, \dots, N; k=1, 2, \dots, K \quad (5)$$

此處的 s_{nk} 為第 k 家廠商第 n 個投入變數之投入差額 (input slack)； x_{nk} 為第 k 家

廠商生產向量 y_{nk} 的實際投入值； X_n 是 X 的第 n 列； $X_n \lambda$ 為 x_{nk} 達成生產效率的目標值，亦即最有效率下之投入值。

(二) 類似 SFA 之理論模型

假設 s_{nk} 是受到 p 個可觀察之外生環境變數 $Z_k = (Z_{1k}, Z_{2k}, \dots, Z_{pk})$ 之影響， $k=1, 2, \dots, K$ 。因此，可利用隨機邊界法來建立 s_{nk} 與 $Z_k = (Z_{1k}, Z_{2k}, \dots, Z_{pk})$ 之關係。其隨機邊界法之介紹如下：

依 Battese and Coelli (1988, 1995) 之想法，投入差額與外生環境變數之關係可設定為：

$$s_{nk} = f^n(Z_k, \beta^n) + E_{nk} \quad n=1, 2, \dots, N; k=1, 2, \dots, K \quad (6)$$

$$E_{nk} = V_{nk} + U_{nk} \quad (7)$$

此處的

s_{nk} ：為第 k 家廠商 (DMU) 第 n 個投入所產出的差額變數觀察值；

Z_k ：為個別產業技術無效率外生環境變數觀察值所組成之 ($1 \times p$) 向量；

β^n ：為須估算之未知參數所組成的 ($p \times 1$) 向量；

V_{nk} ：為第 k 家廠商 (DMU) 第 n 個投入之隨機干擾 (statistical noise)；

U_{nk} ：為第 k 家廠商 (DMU) 第 n 個投入之非負的管理無效率變數；

V_{nk} 與 U_{nk} 為獨立不相關；其中 $n=1, 2, 3, \dots, N$ 及 $k=1, 2, \dots, K$ 。

上述(6)式為設定之一般式隨機邊界生產函數；(7)式為組合誤差項，表示實際產出與潛在最大產出之差異。在本文分析中，取 $f^n(Z_k, \beta^n) = Z_k \beta^n$ ，並假設 V_{nk} 呈常態分配 $N(0, \sigma_{vn}^2)$ 與 U_{nk} 呈截斷性常態分配 $N(\mu^n, \sigma_{un}^2)$ ，可利用 Newton-Rephon 或其它非線性反覆求解法求出未知參數，且令 $\hat{\beta}^n$ ， $\hat{\sigma}_{vn}^2$ ， $\hat{\mu}^n$ 及 $\hat{\sigma}_{un}^2$ 分別為 β^n ， σ_{vn}^2 ， μ^n 及 σ_{un}^2 之估計量。關於 SFA 模型之相關研究可參閱 Dhawan and Gerdes (1997)，Charnes, Cooper and Rhodes (1978)，Hadri and Whittaker (1999) 等。

由於求 V_{nk} 之估計量，需先求出 U_{nk} 之估計量。 U_{nk} 之估計量為 $\hat{E}[U_{nk} | E_{nk}]$ ，它是根據 $\hat{\beta}^n$ ， $\hat{\sigma}_{vn}^2$ ， $\hat{\mu}^n$ 及 $\hat{\sigma}_{un}^2$ 所計算出來的。其次利用 $\hat{E}[U_{nk} | E_{nk}]$ 我們可推導出 V_{nk} 之估計量如

下：

$$\hat{E}[V_{nk} | E_{nk}] = S_{nk} - Z_k \hat{\beta}^n - \hat{E}[U_{nk} | E_{nk}] \quad (8)$$

基於最有效率之 DMU，以其投入量為基準之準則，對各投入量之調整為：

$$X_{nk}^* = X_{nk} + [\max_k \{Z_k \hat{\beta}^n\} - Z_k \hat{\beta}^n] + [\max_k \{\hat{V}_{nk}\} - \hat{V}_{nk}] \quad (9)$$

三、第三階段調整投入變數資料值後之 DEA 模型

將第二階段調整後之各投入變數資料值 x_{nk}^* （其中 $k=1, 2, \dots, K$ ； $n=1, 2, \dots, N$ ）代入第一階段之 DEA 模型中，重新計算各廠商（DMU）之指標，以此調整後之各指標評估各廠商之效率。

肆、資料與變數說明

一、資料來源

根據工研院 IEK 統計，台灣 IC 設計業的產值於 2001 年突破 1,000 億，每年呈兩位數成長，至 2006 年產值高達新台幣 3,234 億元，產值佔全球 22.1%，居世界第二。因此，2001-2006 年台灣 IC 設計業的效率評估，非常值得深入研究，以作為台灣 IC 設計業發展的政策評估。故本文使用「台灣經濟新報」（TEJ）2001-2006 年台灣地區 IC 設計廠商財務報表統計資料。而刪除投入/產出變數為 0 的不合理數值（或稱為界外值），得到 75 家樣本 IC 設計廠商之縱橫資料（panel data）總數為 426 筆，如表 1 所示。

二、投入/產出變數之選取

一般製造業之廠商生產行為，均假設有一種產出（Q）及多種投入，如勞動（L）、資本（K）及耗用原物料（M）等投入要素，此外，產出亦因廠商之特性（S）而有所不同，故其生產函數可表示如下：

$$Q = f(L, K, M, S) \quad (10)$$

表 1 台灣地區 75 家樣本 IC 設計廠商 2001- 2006 年樣本數統計表

年度	2001	2002	2003	2004	2005	2006	合計
樣本數	60	69	72	75	75	75	426

資料來源：本研究自行整理。

IC 設計廠商屬高科技廠商，其特性（S）將受設廠年齡（AGE）、設廠年齡平方項（AA）、使用權利金及技術（Z1）、及使用專利件數（Z2）等外生環境變數之影響。另外，依科學工業園區設置管理條例第三條所稱科學工業，係指經核准在園區內創設製造及研究發展高級技術工業產品之事業。區內廠商之投資計畫須能配合台灣工業之發展、且能使用或能培養較多之本國科學技術人員，並具有相當之研究實驗儀器設備，因此，廠商之研發支出（RD）亦是 IC 設計廠商之必要投入要素。因此，本文將(10)式改寫為(11)式，並將本文研究使用之投入與產出變數定義如表 2；本文使用之投入與產出變數的基本敘述統計值列於表 3。

$$Q = f(L, K, M, RD, S(AGE, AA, Z_1, Z_2)) \quad (11)$$

三、投入/產出變數之基本敘述統計分析

本文使用台灣地區 75 家樣本 IC 設計廠商 2001-2006 年之投入/產出變數基本敘述統計值，如表 3 所示。由表 3 可知，廠商實質營業收入之平均數為 2,816,060 千元，呈現逐年遞增現象，而且每年平均成長率均在 10% 以上，代表台灣地區 IC 設計廠商 2001-2006 年營業狀況處在良好狀態；廠商員工人數平均數為 197 人，2003 年廠商員工人數下降 2%，2003 年以後呈現逐年遞增現象，而且每年平均成長率均在 5% 以上，2005 年廠商員工人數上升 11%，成長率最高；廠商實質固定資本額平均數為 388,351 千元，2002 年及 2003 年均呈現大幅下降，2004 年以後呈現逐年遞增現象，而且每年平均成長率均在 7% 以上；廠商實質耗用之原料、材料、物料與燃料平均數為 203,206 千元，呈現逐年遞增現象，而且 2005 年及 2006 年每年平均成長率均在 12% 以上；廠商實質研發支出平均數為 292,855 千元，2002 年及 2003 年之研發支出平均成長率均在 10% 以上，2004 年下降 1%，2005 年大幅成長 22%。

表 2 本文所使用之變數定義

變數代號	變數名稱	單位
Q	IC 設計廠商實質營業收入	仟元
L	IC 設計廠商員工人數	人
K	IC 設計廠商實質固定資本額	仟元
M	IC 設計廠商實質耗用原料、材料、物料與燃料	仟元
RD	IC 設計廠商實質研發支出	仟元
AGE	IC 設計廠商設廠年齡之外生環境變數	年
AA	AGE*AGE 之外生環境變數	年
Z ₁	IC 設計廠商使用權利金及技術之外生環境變數	使用 1；不使用 0
Z ₂	IC 設計廠商使用專利件數之外生環境變數	件數

表 2 中之變數代號說明如下：

Q：IC 設計廠商實質營業收入，以行政院主計處出口物價指數平減。

L：IC 設計廠商員工人數為參與工作及支領薪資者（含外勞，不含臨時工）。

K：IC 設計廠商實質固定資本額，以行政院主計處 IC 躉售物價指數平減。

M：IC 設計廠商實質耗用之原料、材料、物料與燃料，以行政院主計處 IC 躉售物價指數平減。

RD：IC 設計廠商實質研發支出，含研發人事費、研發其他費用、研發資本支出，以行政院主計處 IC 躉售物價指數平減。

表 3 台灣地區 75 家 IC 設計廠商 2001-2006 年各項變數之基本敘述統計值

年度	統計量	Q	L	K	M	RD
	Mean	2078873.00	178.93	592685.70	163002.40	221615.50
	Maximum	33848032.00	1710.00	21822769.00	2641407.00	2382471.00
2001	Minimum	1671.00	17.00	3542.00	12068.00	4691.00
	Std. Dev.	4934218.00	304.82	2811892.00	377755.90	416509.00
	Observations	60	60	60	60	60

續下表

續表 3

年度	統計量	Q	L	K	M	RD
2002	Mean	2339045.00	185.06	522740.50	181003.10	243626.80
	Maximum	29513149.00	1803.00	18871568.00	3050691.00	2498100.00
	Minimum	87535.00	19.00	3406.00	12651.00	5000.00
	Std. Dev.	5040786.00	298.24	2274179.00	473586.40	457756.10
	Observations	69	69	69	69	69
2003	Mean	2618505.00	181.90	283033.80	185288.00	294855.40
	Maximum	38064419.00	1458.00	2077257.00	2794359.00	3950293.00
	Minimum	90256.00	24.00	5488.00	16756.00	5057.00
	Std. Dev.	5549569.00	227.14	447782.30	432345.60	608082.80
	Observations	72	72	72	72	72
2004	Mean	2903304.00	190.77	304709.90	201165.50	290636.10
	Maximum	40054302.00	1462.00	2048359.00	2365853.00	3518067.00
	Minimum	67800.00	13.00	1897.00	6627.00	4890.00
	Std. Dev.	5866081.00	246.88	480520.00	384022.80	557584.60
	Observations	75	75	75	75	75
2005	Mean	3187991.00	212.67	325979.90	225682.50	353682.70
	Maximum	46491209.00	1543.00	3841696.00	2339111.00	6237838.00
	Minimum	103729.00	11.00	713.00	8630.00	5831.00
	Std. Dev.	6738736.00	281.90	588492.50	432304.80	824642.50
	Observations	75	75	75	75	75
2006	Mean	3575139.00	229.40	348361.30	252557.80	334609.20
	Maximum	52941605.00	1709.00	4814984.00	2682435.00	4408762.00
	Minimum	21668.00	19.00	931.00	16326.00	936.00
	Std. Dev.	7620754.00	302.04	674805.70	502549.10	657347.60
	Observations	75	75	75	75	75
2001-2006	Mean	2816060.00	197.34	388350.90	203205.50	292855.30
	Maximum	52941605.00	1803.00	21822769.00	3050691.00	6237838.00
	Minimum	1671.00	11.00	713.00	6627.00	936.00
	Std. Dev.	6070297.00	276.45	1466745.00	435886.90	607643.60
	Observations	426	426	426	426	426

資料來源：本研究自行整理。

伍、實證結果分析

一、第一階段：傳統 DEA 效率評估結果分析

第一階段仍以傳統 DEA 法估算各廠商 (DMU) 的相對效率值。本文採用投入導向的 BCC 模型進行分析，在變動規模報酬 (VRS) 假設下，評估台灣地區 IC 設計產業 2001-2006 年的技術效率，可用底下的線性規劃模型表示：

$$\begin{aligned}
 TE_i^{VRS} = \text{Min}_{\theta, \lambda} \quad & \theta \\
 \text{s.t.} \quad & Y\lambda \geq y_i \\
 & X\lambda \leq \theta x_i \\
 & N1'\lambda = 1 \\
 & \lambda \geq 0
 \end{aligned} \tag{12}$$

其中

θ ：為第 i 家廠商 (DMU) 的純技術效率值，介於 0 與 1 之間，其值越接近 1，代表該廠商之純技術效率越高；反之，若越接近 0，代表該廠商之純技術效率愈低；

X ：為 $m \times n$ 矩陣，其第 i 個行向量 x_i 為第 i 家廠商的 m 種要素投入， $i = 1, \dots, n$ ， n 代表廠商之家數；

Y ：為 $p \times n$ 矩陣，其第 i 個行向量 y_i 為第 i 家廠商的 p 種產出， $i = 1, \dots, n$ ， n 代表廠商之家數；

λ ：為 $n \times 1$ 的常數向量；

$N1$ ：亦為 $n \times 1$ 向量，但其全部元素均為 1。

針對每家廠商 (DMU) 分別求解(12)式線性規劃問題，即可求出每家廠商之投入導向純技術效率 (θ)。若在(12)式中，刪去 $N1'\lambda = 1$ 的限制式，則可得固定規模報酬 (CRS) 下之投入導向技術效率 (TE_i^{CRS})。而投入導向的技術效率 (TE_i^{CRS}) 可為投入導向純技術效率 (TE_i^{VRS}) 與投入導向規模效率 (TE_i^{SCALE}) 二者之乘積。

而廠商之投入差額 (input slacks) 可由下式獲得：

$$s_{nk} = x_{nk} - X_n \lambda \quad n=1, 2, \dots, N; k=1, 2, \dots, K \quad (13)$$

此處的 s_{nk} 為第 k 家廠商第 n 個投入變數之投入差額； x_{nk} 為第 k 家廠商生產向量 y_{nk} 之實際投入值； X_n 是 X 的第 n 列； $X_n \lambda$ 為 x_{nk} 達成生產效率的目標值，亦即最有效率下之投入值。

第一階段以傳統 DEA 法估算台灣地區 75 家樣本 IC 設計廠商 2001-2006 年生產效率之實證結果列於表 4。由表 4 可得知，台灣地區 75 家樣本 IC 設計廠商 2001-2006 年之平均生產效率值為 0.7232，其生產無效率來源，來自於變動規模報酬 (VRS) 之純技術無效率為 0.2160 (=1-0.7840)，及來自規模無效率為 0.0749 (=1-0.9251)，顯示變動規模報酬之純技術無效率是造成生產無效率的主要來源。

二、第二階段：SFA 迴歸分析結果

由第一階段可求算投入變數之差額變數 (slack variable) S_{nk} ，將其當成應變數 (被解釋變數)，以各外生環境變數為自變數 (解釋變數)，並以類似 SFA 模型進行迴歸分析，計算出效率值、外生環境變數之參數估計值及隨機干擾值。其類似 SFA 迴歸模型可設為：

$$S_{NK} = \delta_0 + \delta_1(AGE_{nk}) + \delta_2(AA_{nk}) + \delta_3(Z1_{nk}) + \delta_4(Z2_{nk}) + V_{nk} + U_{nk} \quad (14)$$

$$n=1, 2, \dots, N; k=1, 2, \dots, K$$

一個投入或產出變數皆會產生一個投入差額或產出差額，因此 m 個投入變數會有 m 個投入差額， p 個產出變數會有 p 個產出差額。由於在第一階段採用投入導向 DEA 法，因此，在類似 SFA 迴歸模型中會有 m 個投入差額變數作為應變數，相對的也會有 m 條迴歸式。

在本文分析中，假設 V_{nk} 呈常態分配 $N(0, \sigma_{vn}^2)$ 與 U_{nk} 呈截斷性常態分配 $N(\mu^n, \sigma_{un}^2)$ 。由於求 V_{nk} 之估計量，需先求出 U_{nk} 之估計量， U_{nk} 之估計量為 $\hat{E}[U_{nk} | E_{nk}]$ 。

本文採用 Coelli (1996) 的 FRONTIER Version 4.1c 電腦程式，並使用最大概似法來估算(14)式所設定 IC 設計廠商之類似 SFA 模型的效率值，其估算結果列於表 5。

表 4 臺灣地區 75 家 IC 設計廠商 2001-2006 年第一階段 DEA 生產效率值

年度	統計變數	TE_1^{CRS}	TE_1^{VRS}	SE_1
2001	Mean	0.7047	0.7861	0.8996
2002	Mean	0.7220	0.7860	0.9207
2003	Mean	0.7223	0.7788	0.9296
2004	Mean	0.7284	0.7865	0.9294
2005	Mean	0.7270	0.7809	0.9336
2006	Mean	0.7311	0.7861	0.9324
全期間(2001-2006 年)	Mean	0.7232	0.7840	0.9251

註： TE_1^{CRS} 、 TE_1^{VRS} 及 TE_1^{VRS} 分別為第一階段之技術效率、純技術效率與規模效率。

表 5 臺灣地區 75 家 IC 設計廠商 2001-2006 年第二階段平均效率值

$\hat{E}[U_{nk} E_{nk}]$	平均效率值
$\hat{E}[U_L E_L]$	0.696904
$\hat{E}[U_K E_K]$	0.691092
$\hat{E}[U_M E_M]$	0.701489
$\hat{E}[U_{RD} E_{RD}]$	0.724327

資料來源：本研究自行整理。

其次利用 $\hat{E}[U_{nk} | E_{nk}]$ 推導出 V_{nk} 之估計量如下：

$$\hat{E}[V_{nk} | E_{nk}] = S_{nk} - Z_k \hat{\beta}^n - \hat{E}[U_{nk} | E_{nk}] \quad (15)$$

$$n=1, 2, \dots, N; k=1, 2, \dots, K$$

接著利用下式調整各投入變數之資料值：

$$x_{nk}^* = x_{nk} + [\max_k \{Z_k \hat{\beta}^n\} - Z_k \hat{\beta}^n] + [\max_k \{\hat{V}_{nk}\} - \hat{V}_{nk}] \quad (16)$$

$$n=1, 2, \dots, N; k=1, 2, \dots, K$$

其中 x_{nk}^* 代表第 k 家廠商第 n 個調整後之投入變數資料值， x_{nk} 代表第 k 家廠商第 n 個原始投入變數資料值。 $\max_k \{Z_k \hat{\beta}^n\}$ 為所有樣本中，配適值最大者，代表經營環境最差者； $\max_k \{\hat{V}_{nk}\}$ 為所有樣本中，殘差值最大者，代表隨機干擾最大者。

三、第三階段：調整投入變數資料值後 DEA 效率評估結果分析

由(16)式可獲得調整後之四種投入項。再利用 DEAP Version 2.1 電腦程式計算，可得第三階段調整投入變數資料值後的 DEA 生產效率，依計算之實證結果列於底下表 6。

- (一) 由表 6 可得知，台灣地區 75 家樣本 IC 設計廠商 2001-2006 年第三階段 DEA 所估算出之平均生產效率值為 0.9106，其生產無效率來源，來自於變動規模報酬 (*VRS*) 之純技術無效率為 0.0252 (=1-0.9748)，及來自規模無效率為 0.0657 (=1-0.9343)。
- (二) 由表 6 可得知，第一階段 DEA 所估算出之平均生產無效率值為 0.2768 (=1-0.7232)；第三階段 DEA 所估算出之生產無效率值為 0.0894 (=1-0.9106)，因此，可算出真正管理無效率為 0.1874 (=0.2768-0.0894)。
- (三) 三階段 DEA 法修正了傳統 DEA 法無法處理環境因素及隨機干擾因素對效率值影響之缺點，此法能同時調整外生環境變數及隨機干擾因素對評估 IC 設計廠商經營效率的影響，使估算出的廠商相對效率值更為精確、合理。

陸、結論

本文以 2001-2006 年臺灣地區 75 家 IC 設計廠商為研究對象。實證分析結果可歸納為底下之結論。

使用傳統的 DEA 法估算台灣地區 75 家樣本 IC 設計廠商 2001-2006 年之平均生產效率值為 0.7232，其無效率來源，來自於變動規模報酬 (*VRS*) 之純技術無效率為 0.2160 (=1-0.7840)，及來自規模無效率為 0.0749 (=1-0.9251)，顯示變動規模報酬之純技術無效率是造成生產無效率的主要來源。

傳統的 DEA 法在估算廠商相對效率值時，較不能顯現一些不可控制因素對於效率值的影響。因此，本文採用三階段 DEA 法，而考慮了不可控制因素（如環境因素

表 6 臺灣地區 75 家 IC 設計廠商 2001-2006 年第一階段與第三階段 DEA 生產效率值

年 度	統計變數	第一階段 DEA			第三階段 DEA		
		TE_1^{CRS}	TE_1^{VRS}	SE_1	TE_3^{CRS}	TE_3^{VRS}	SE_3
2001	Mean	0.7047	0.7861	0.8996	0.8785	0.9741	0.9021
2002	Mean	0.7220	0.7860	0.9207	0.9041	0.9744	0.9279
2003	Mean	0.7223	0.7788	0.9296	0.9139	0.9744	0.9380
2004	Mean	0.7284	0.7865	0.9294	0.9153	0.9751	0.9389
2005	Mean	0.7270	0.7809	0.9336	0.9219	0.9748	0.9458
2006	Mean	0.7311	0.7861	0.9324	0.9229	0.9756	0.9461
全期間 (2001-2006 年)	Mean	0.7232	0.7840	0.9251	0.9106	0.9748	0.9343

註：(1) TE_1^{CRS} 、 TE_1^{VRS} 及 TE_1^{VRS} 分別為第一階段之技術效率、純技術效率與規模效率。

(2) TE_3^{CRS} 、 TE_3^{VRS} 及 SE_3 分別為第三階段之技術效率、純技術效率與規模效率。

資料來源：本研究自行整理。

與隨機干擾因素)，對於台灣地區 IC 設計產業在估算相對效率值所產生的影響。在三階段 DEA 法中，第二階段將外生環境變數如設廠年齡 (AGE)、設廠年齡平方項 (AA)、引進國外技術 (Z1) 及專利權數量 (Z2) 當做自變數，並以投入差額變數當應變數做迴歸分析，再調整投入變數資料值，重新估算相對效率值。結果發現 TE_1^{CRS} 、 TE_1^{VRS} 及 SE_1 的平均值分別為 0.7232、0.7840 及 0.9251，而生產無效率的主要來源為純技術無效率，經過調整投入變數資料值後，重新估算所獲得之 TE_3^{CRS} 、 TE_3^{VRS} 及 SE_3 分別為 0.9106、0.9748 及 0.9343，因此，本文發現環境變數及隨機干擾對於投入差額有顯著的影響。由實證結果得知管理無效率為 0.1874 (=0.9106-0.7232)。

參考文獻

一、中文部分

1. 王岫晨(2006)，找尋台灣 IC 設計產業新契機，零組件雜誌，174，31-36。
2. 李坤興(2003)，台灣主機板產業整合效率之研究－資料包絡分析法之應用，交通大學工業工程與管理學程研究所未出版碩士論文。
3. 李佩縈(2007)，台灣 IC 設計業規模態勢，IT IS 智網，Retrieved March 25, 2008，取自：<http://www.itis.org.tw/pubfree.screen?start=165&count=15&type=rpt&industry=1&ctgy=1>。
4. 郭峻韶(2003)，台灣地區公私立大學院校之效率差異研究－應用調整環境變數與干擾項之資料包絡分析法，東吳大學會計學系未出版碩士論文。
5. 陳永興(2004)，資料探勘應用於 IC 設計業良率預測之探討，銘傳大學管理科學研究所未出版碩士論文。
6. 陳慧滢(2000)，科學園區主要產業的相對效率之衡量，產業論壇，1，135-146。
7. 彭茂榮(2005)，台灣 IC 產業之創新能量，IT IS 智網，Retrieved May 15, 2007，取自：<http://www.itis.org.tw/pubfree.screen?start=5625&count=15&type=rpt>。
8. 彭茂榮(2007)，我國 IC 產業 2006 年回顧與 2007 年第一季展望，IT IS 智網，Retrieved March 20, 2008，取自：<http://www.itis.org.tw/pubfree.screen?start=195&count=15&type=rpt&industry=1&ctgy=1&ctgname=%E5%8D%8A%E5%B0%8E%E9%AB%94>。
9. 童怡璇(2004)，台灣電子業技術效率分析－三階段資料包絡分析法之應用，國立中央大學產業經濟研究所未出版碩士論文。
10. 黃台心、陳盈秀(2005)，應用三階段估計法探討台灣地區銀行業經濟效率，貨幣市場，9(4)，1-29。
11. 黃金成(2001)，科學園區資源投入產出效率和產業引進策略之研究－以 DEA 和 AHP 方法分析，國立成功大學國際企業研究所未出版碩士論文。
12. 黃俊勛(2005)，2004 年我國 IC 產業回顧與展望，IT IS 智網，Retrieved August 18, 2007，取自：<http://www.itis.org.tw/pubfree.screen?start=2760&count=15&type=rpt&industry=1&ctgy=&industryname=%E9%9B%BB%E5%AD%90%E8%B3%87%E8%A8%8A>。
13. 黃筱潔(2004)，台灣半導體產業生產效率之實證研究－以資料包絡模式分析，世新大學經濟學系未出版碩士論文。
14. 楊永列(2000)，新竹科學園區廠商效率與生產力變動之研究，東吳大學經濟學研究

所未出版博士論文。

15. 劉俊榮(2003)，半導體景氣循環下晶圓代工產能擴充策略，國立中山大學管理學院國際高階經營碩士學程碩士在職專班未出版碩士論文。

二、英文部分

1. Banker, R. D., & Morey, R. C. (1986a). Efficiency analysis for exogenously fixed inputs and outputs. Operations Research, 34(4), 513-521.
2. Banker, R. D., & Morey, R. C. (1986b). The use of categorical variables in data envelopment analysis. Management Science, 32(12), 1613-1627.
3. Battese, G. E., & Coelli, T. J. (1988). Prediction of firm-level technical efficiencies with a generalized frontier production function and panel data. Journal of Econometrics, 38(3), 87-99.
4. Battese, G. E., & Coelli, T. J. (1995). A model for technical inefficiency effects in a stochastic frontier production function for panel data. Empirical Economics, 20(2), 325-352.
5. Chakraborty, K., Biswas, B., & Lewis, W. C. (2001). Measurement of technical efficiency in public education: A stochastic and nonstochastic production function approach. Southern Economic Journal, 67(4), 889-905.
6. Charnes, A., Cooper, W. W., & Rhodes, E. (1978). Measuring the efficiency of decision making units. European Journal of Operational Research, 2(6), 429-444.
7. Chirwa, E. W. (2001). Privatization and technical efficiency: Evidence from the manufacturing sector in Malawi. African Development Review, 13(2), 276-307.
8. Coelli, T. (1996). A guide to frontier version 4.1: A computer program for stochastic frontier production and cost function estimation. Working Paper no.96-07, Centre for Efficiency and Productivity Analysis, University of New England.
9. Dhawan, R., & Gerdes, G. (1997). Estimating technological change using a stochastic frontier production function framework: Evidence from U. S. firm-level data. Journal of Productivity Analysis, 8(4), 431-446.
10. Fare, R., Grosskopf, S., & Lovell, C. A. K. (1985). The measurement of efficiency of

production. Boston: Kluwer-Nijhoff Press.

11. Farrell, M. J. (1957). The measurement of productive efficiency. Journal of the Royal Statistical Society, 120(3), 253-281.
12. Fried, H. O., & Lovell, C. A. K. (1996). Accounting for environmental effects in data envelopment analysis. Paper presented at Georgia Productivity Workshop, Athens.
13. Fried, H. O., Lovell, C. A. K., Schmidt, S. S., & Yaisawarng, S. (2002). Accounting for environmental effects and statistical noise in data envelopment analysis. Journal of Productivity Analysis, 17(1), 157-174.
14. Fried, H. O., Schmidt, S. S., & Yaisawarng, S. (1999). Incorporating the operating environment into a nonparametric measure of technical efficiency. Journal of Productivity Analysis, 12(3), 249-267.
15. Golany, B., & Roll, Y. (1993). Some extension of techniques to handle non-discretionary factors in data envelopment analysis. Journal of Productivity Analysis, 4(4), 419-432.
16. Hadri, K., & Whittaker, J. (1999). Efficiency, environmental contaminants and farm size: Testing for links using stochastic production frontiers. Journal of Applied Economics, 2(2), 337-356.
17. Kozmetsky, G., & Yue, P. (1998). Comparative performance of global semiconductor companies. Omega, 26(2), 153-175.
18. Lee, J. Y. (2008). Application of the three-stage DEA in measuring efficiency - an empirical evidence. Applied Economics Letters, 15(1), 49-52.
19. McCarty, T. A., & Yaisawarng, S. (1993). Technical efficiency in New Jersey school districts. In H. O. Fried, C. A. K. Lovell, & S. S. Schmidt (Eds.), The measurement of productive efficiency: Techniques and applications (pp.271-287). NY: Oxford University.
20. Pastor, J. M. (2002). Credit risk and efficiency in the European banking system: A three-stage analysis. Applied Financial Economics, 12(12), 895-911.
21. Ray, S. (1988). Data envelopment analysis, non-discretionary inputs and efficiency, an alternative interpretation. Socio-Economic Planning Sciences, 22(4), 167-176.

22. Ruggiero, J., & Vitaliano, D. F. (1999). Assessing the efficiency of public schools using data envelopment analysis and frontier regression. Contemporary Economic Policy, 17(3), 321-331.
23. Sun, H., Hone, P., & Doucouliagos, H. (1999). Economic openness and technical efficiency: A case study of chinese manufacturing industries. Economic of Transition, 7(3), 615-636.
24. Timmer, C. P. (1971). Using a probabilistic frontier production function to measure technical efficiency. Journal of Political Economy, 79(4), 776-794.

2008年11月20日收稿

2008年11月28日初審

2009年03月17日複審

2009年04月22日接受